



SYSTEME DE FORMATION DU RESEAU DE PORTES PROGRAMMABLES IN SITU (FPGA)



DL FPGA-ALTERA / DL FPGA-XILINX KITS DE FORMATION

INTRODUCTION

Le **FPGA** (Field Programmable Gate Array) est un type de circuit intégré qui peut être programmé après fabrication pour exécuter des fonctions logiques spécifiques. Contrairement aux puces à fonction fixe, les FPGA offrent une flexibilité incroyable et sont largement utilisés dans des secteurs tels que l'aérospatiale, les télécommunications, l'automobile et l'IA.

Les particularités **du FPGA** sont les suivantes :

- **Matériel reprogrammable** : les portes logiques peuvent être reconfigurées pour s'adapter à différentes tâches.
- **Traitement parallèle** : contrairement aux processeurs qui exécutent les instructions de manière séquentielle, les FPGA peuvent effectuer plusieurs opérations simultanément.
- **Applications** : idéal pour les applications en temps réel telles que le traitement du signal (par exemple, audio, vidéo), la cryptographie et les communications sécurisées, la robotique et



ELECTRONIQUE



l'automatisation, l'accélération de l'IA et les réseaux neuronaux, et le prototypage de puces personnalisées avant la production en série.

- **Architecture personnalisable** : les ingénieurs peuvent adapter le comportement de la puce à l'aide de langages de description matérielle tels que Verilog ou VHDL.

Le kit de formation **DL FPGA** proposé est un équipement d'enseignement et de développement multifonctionnel de haute qualité et hautement configuré.

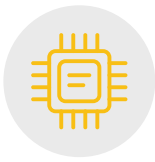
Il convient à l'enseignement de l'**EDA (Electronic Design Automation)**, à la conception de cours et à la conception de projets de fin d'études dans différentes universités, ainsi qu'au développement de projets.

Le formateur adopte une structure unique à double carte « carte principale + carte centrale » et toutes les broches d'E/S peuvent être configurées, ce qui permet au **DL FPGA** de répondre aux exigences des expériences de circuits numériques simples comme complexes. Grâce à l'adoption de la technologie **EDA**, la révision des circuits est simplifiée, le cycle de développement est raccourci, la quantité de puces et le volume du système sont réduits, la conception devient plus flexible et la fiabilité du système est améliorée. La méthode d'expérimentation est passée du mode traditionnel de superposition matérielle au mode de conception logicielle, de simulation et de débogage du système de circuits.

Le formateur se compose d'un module principal avec alimentation électrique, avec la possibilité de choisir l'un des deux systèmes proposés :

- **DL FPGA-ALTERA** [avec FPGA Altera (Intel)].
- **DL FPGA-XILINX** [avec FPGA Xilinx (AMD)].

ALTERA et **XILINX** sont deux des principaux acteurs du monde **des FPGA**. Tous les deux proposent des plateformes puissantes, mais ils diffèrent en termes d'architecture, d'outils et d'orientation en matière de performances.



DL FPGA-ALTERA

CARACTERISTIQUES TECHNIQUES

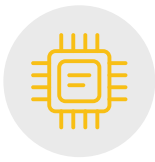
- **Carte mère avec:**
 - 1 potentiomètre avec signal de tension 0÷ 3,3 V.
 - 8 x LED.
 - 4 x LED à 7 segments.
 - 1 x Buzzer.
 - 8 commutateurs à bit.
 - 1 clavier 4x4.
 - 1 EEPROM série IIC (24C04).
 - 1 interface VGA 16 bits.
 - 1 interface à cristaux liquides 1602, avec écran 1602.
 - 1 interface à cristaux liquides couleur TFT 240x320, avec écran TFT 240x320.
 - 1 interface de communication USB-RS232 intégrée.
 - 1 interface clavier PS/2.
 - 1 interface pour carte SD, avec carte SD (4 Go).
 - 1 interface horloge DS1302.
 - 1 interface capteur de température, avec capteur de température (DS18B20).
 - 1 interface de réception infrarouge, avec télécommande infrarouge.
 - 1 interface AD.
 - 1 interface DA.
 - 1 interface pour périphérique USB.
 - 1 interface Ethernet.
 - 1 interface CODEC audio.
 - 8 x simulation de défaut.

Carte centrale ALTERA

- FPGA Cyclone IV, puce EP4CE10.
- Extension de la série Flash 32 Mbits (M25P32), avec une mémoire interne suffisante pour permettre à l'utilisateur d'utiliser le système uCOS-II.
- Extension de la puce SDRAM 256 Mo (MT48LC16), avec suffisamment de mémoire interne pour permettre à l'utilisateur d'utiliser le système SOPC (System-On-a-Programmable-Chip) ou NIOS II.
- Mode de configuration JTAG (combinant téléchargements et débogage).
- Plus de 32 E/S utilisateur étendues.

Logiciel et système d'exploitation

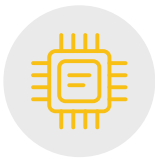
- Quartus II/SOPC builder/NIOS II/Signal tap II.
- Windows 10 64 bits et Windows 11 64 bits, Professional.



OBJECTIFS DE FORMATION

Cette carte permet de réaliser des expériences sur les sujets suivants:

- Conception logique:
 - ◆ Demi-additionneur/additionneur complet/additionneur 8 bits/additionneur commun avec report/additionneur vectoriel/soustracteur/comparateur de données/sélecteur à huit voies/codeur, décodeur.
 - ◆ Compteur : compteur ascendant, compteur descendant, compteur parallèle.
 - ◆ Deux automates finis : automate de Moore, automate de Mealy.
 - ◆ Trois registres à décalage : entrée série/sortie parallèle et entrée parallèle/sortie série, entrée série/sortie série, entrée parallèle/sortie parallèle.
 - ◆ Générateur d'impulsions.
 - ◆ Expériences de conception de mémoire : ROM.
- Conception autonome:
 - ◆ Expérience de contrôle des LED.
 - ◆ Expérience de contrôle du buzzer.
 - ◆ Expérience d'affichage statique à LED à 7 segments.
 - ◆ Expérience de balayage dynamique LED à 7 segments.
 - ◆ Expérience de distinction des touches.
 - ◆ Expérience EEPEOM.
 - ◆ Expériences avec affichage liquide 1602.
 - ◆ Expériences avec un affichage liquide TFT 320*240.
 - ◆ Expérience d'affichage VGA.
 - ◆ Expérience de communication RS232.
 - ◆ Expérience avec clavier PS2.
 - ◆ Expérience DS1302.
 - ◆ Expériences avec capteur de température.
 - ◆ Expérience avec infrarouge.
 - ◆ Expérience AD.
 - ◆ Expérience DA.
 - ◆ Noyau IP : expérience avec le noyau IP FIFO.
- Conception DSP:
 - ◆ Multiplicateur vectoriel.
 - ◆ FFT.
- Conception intégrée (SOPC):
 - ◆ Expérience audio.
 - ◆ Expérience avec horloge numérique (RTC+ Clavier+ Écran LCD TFT)
 - ◆ Expérience avec carte SD.
 - ◆ Expérience de communication USB.
 - ◆ Expérience de communication réseau.
- Conception du système:
 - ◆ Expérimentation du système d'exploitation uCOS II.
- Conception de prototypes:
 - ◆ Conception ASIC du convertisseur USB-RS232.



ACCESSOIRES

Le système est fourni avec les éléments suivants :

- adaptateur secteur 5 V CC/2 A,
- carte SD,
- câble USB type A-B,
- convertisseur USB-RS232,
- débogueur et téléchargeur,
- câbles.

Livré avec documentation technique, manuel pratique et logiciel.

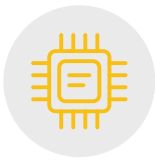
DL FPGA-XILINX

CARACTERISTIQUES TECHNIQUES

- **Carte mère avec:**
 - 1 potentiomètre avec signal de tension 0÷ 3,3 V.
 - 8 x LED.
 - 4 x LED à 7 segments.
 - 1 x Buzzer.
 - 8 commutateurs à bit.
 - 1 x clavier 4x4.
 - 1 EEPROM série IIC (24C04).
 - 1 interface VGA 16 bits.
 - 1 interface à cristaux liquides 1602, avec écran 1602.
 - 1 interface à cristaux liquides couleur TFT 240x320, avec écran TFT 240x320.
 - 1 interface de communication USB-RS232 intégrée.
 - 1 interface clavier PS/2.
 - 1 interface pour carte SD, avec carte SD (4 Go).
 - 1 interface horloge DS1302.
 - 1 interface capteur de température, avec capteur de température (DS18B20).
 - 1 interface de réception infrarouge, avec télécommande infrarouge.
 - 1 interface AD.
 - 1 interface DA.
 - 1 interface pour périphérique USB.
 - 1 interface Ethernet.
 - 1 interface CODEC audio.
 - 8 x simulation de défaut.

Carte centrale XILINX

- FPGA Spartan VI, puce XC6SLX9.
- Extension Flash série 32 Mbits (M25P32), avec suffisamment de mémoire interne pour permettre à l'utilisateur d'utiliser le système uCOS-II.



- Extension de la puce SDRAM 256 Mo (MT48LC16), avec suffisamment de mémoire interne pour permettre à l'utilisateur d'utiliser le système SOPC (System-On-a-Programmable-Chip) ou NIOS II.
- Mode de configuration JTAG (combinant téléchargements et débogage).
- Plus de 32 E/S utilisateur étendues.

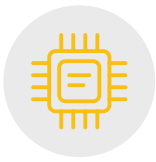
Logiciel et système d'exploitation

- ISE/EDK/SDK/ChipScope.
- Windows 10 64 bits et Windows 11 64 bits, Professional.

OBJECTIFS DE FORMATION

Cette carte permet de réaliser des expériences sur les sujets suivants:

- Conception logique:
 - ◆ Demi-additionneur/additionneur complet/additionneur 8 bits/additionneur commun avec report/additionneur vectoriel/soustracteur/comparateur de données/sélecteur à huit voies/codeur, décodeur.
 - ◆ Compteur : compteur ascendant, compteur descendant, compteur parallèle.
 - ◆ Machines à deux états : machine de MOORE, machine de MEALY.
 - ◆ Trois registres à décalage : entrée série/sortie parallèle et entrée parallèle/sortie série, entrée série/sortie série, entrée parallèle/sortie parallèle.
 - ◆ Générateur d'impulsions.
 - ◆ Expériences de conception de mémoire : ROM.
- Conception autonome:
 - ◆ Expérience de contrôle des LED.
 - ◆ Expérience de contrôle du buzzer.
 - ◆ Expérience d'affichage statique à LED à 7 segments.
 - ◆ Expérience de balayage dynamique LED à 7 segments.
 - ◆ Expérience de distinction des touches.
 - ◆ Expérience EEPEOM.
 - ◆ Expériences avec affichage liquide 1602.
 - ◆ Expériences avec affichage liquide TFT 320*240.
 - ◆ Expérience d'affichage VGA.
 - ◆ Expérience de communication RS232.
 - ◆ Expérience avec un clavier PS2.
 - ◆ Expérience DS1302.
 - ◆ Expérience avec un capteur de température.
 - ◆ Expérience infrarouge.
 - ◆ Expérience AD.
 - ◆ Expérience DA.
 - ◆ Noyau IP : expérience avec le noyau IP FIFO.
- Conception DSP:
 - ◆ Multiplicateur vectoriel.
 - ◆ FFT.



ELECTRONIQUE



- Conception intégrée (SOPC):
 - ◆ Expérience audio.
 - ◆ Expérience avec horloge numérique (RTC + clavier + écran LCD TFT)
 - ◆ Expérience avec carte SD.
 - ◆ Expérience de communication USB.
 - ◆ Expérience de communication réseau.
- Conception du système:
 - ◆ Expérience avec le système d'exploitation uCOS II.
- Conception de prototypes:
 - ◆ Conception ASIC du convertisseur USB-RS232.

ACCESSOIRES

Le formateur est fourni avec les éléments suivants:

- adaptateur secteur 5 V CC/2 A,
- carte SD,
- câble USB type A-B,
- convertisseur USB-RS232,
- débogueur et téléchargeur,
- câbles.

Livré avec documentation technique, manuel pratique et logiciel.