



# SISTEMA DI GATE ARRAY PROGRAMMABILE SUL CAMPO (FPGA)



## DL FPGA-ALTERA / DL FPGA-XILINX KIT DI FORMAZIONE

### INTRODUZIONE

**L'FPGA (Field Programmable Gate Array)** è un tipo di circuito integrato che può essere programmato dopo la produzione per eseguire specifiche funzioni logiche. A differenza dei chip a funzione fissa, gli FPGA offrono un'incredibile flessibilità e sono ampiamente utilizzati in settori quali quello aerospaziale, delle telecomunicazioni, automobilistico e dell'intelligenza artificiale.

Ciò che rende speciali **gli FPGA** sono:

- **Hardware riprogrammabile:** i gate logici possono essere riconfigurati per adattarsi a compiti diversi.



- **Elaborazione parallela:** a differenza delle CPU che eseguono le istruzioni in sequenza, gli FPGA possono eseguire molte operazioni contemporaneamente.
- **Applicazioni:** ideali per applicazioni in tempo reale come l'elaborazione dei segnali (ad esempio audio, video), la crittografia e le comunicazioni sicure, la robotica e l'automazione, l'accelerazione dell'intelligenza artificiale e le reti neurali, e la prototipazione di chip personalizzati prima della produzione di massa.
- **Architettura personalizzabile:** gli ingegneri possono adattare il comportamento del chip utilizzando linguaggi di descrizione hardware come Verilog o VHDL.

Il kit di formazione **DL FPGA** proposto è un tipo di attrezzatura didattica e di sviluppo multifunzionale con configurazione elevata e alta qualità.

È adatto all'insegnamento **EDA** (Electronic Design Automation), alla progettazione di corsi e alla progettazione di tesi di laurea di diversi college, nonché allo sviluppo di progetti.

Il trainer adotta un'esclusiva struttura a doppia scheda "scheda principale + scheda centrale" e tutti i pin I/O possono essere impostati, in modo che **DL FPGA** possa soddisfare i requisiti da semplici esperimenti di circuiti digitali a quelli più complessi. Adottando la tecnologia **EDA**, la revisione dei circuiti diventa semplice, il ciclo di sviluppo si accorcia, la quantità di chip e il volume del sistema si riducono, la progettazione diventa più flessibile e l'affidabilità del sistema aumenta. Il metodo sperimentale è stato aggiornato dalla tradizionale modalità di sovrapposizione hardware al sistema di progettazione software, simulazione e debug dei circuiti.

Il trainer è composto da un modulo principale con alimentatore, con la possibilità di scegliere uno dei due sistemi proposti:

- **DL FPGA-ALTERA** [con FPGA Altera (Intel)].
- **DL FPGA-XILINX** [con FPGA Xilinx (AMD)].

**ALTERA** e **XILINX** sono due dei nomi più importanti nel mondo degli **FPGA**. Entrambi offrono piattaforme potenti, ma differiscono per architettura, strumenti e orientamento alle prestazioni.



## DL FPGA-ALTERA

### CARATTERISTICHE TECNICHE

- **Scheda principale** con:
  - 1 potenziometro con segnale di tensione 0÷3,3 V.
  - 8 LED.
  - 4 LED a 7 segmenti.
  - 1 x cicalino.
  - 8 interruttori a bit.
  - 1 tastiera 4x4.
  - 1 EEPROM serie IIC (24C04).
  - 1 interfaccia VGA a 16 bit.
  - 1 interfaccia a cristalli liquidi 1602, insieme a uno schermo 1602.
  - 1 interfaccia a cristalli liquidi colorati TFT 240x320, insieme a uno schermo TFT 240x320.
  - 1 interfaccia di comunicazione USB-RS232 integrata.
  - 1 interfaccia tastiera PS/2.
  - 1 interfaccia per scheda SD, insieme a scheda SD (4 GB).
  - 1 interfaccia orologio DS1302.
  - 1 interfaccia sensore di temperatura, insieme a sensore di temperatura (DS18B20).
  - 1 interfaccia di ricezione a infrarossi, insieme a telecomando a infrarossi.
  - 1 interfaccia AD.
  - 1 interfaccia DA.
  - 1 interfaccia per dispositivi USB.
  - 1 interfaccia Ethernet.
  - 1 interfaccia CODEC audio.
  - 8 simulazioni di guasto.

### Scheda core ALTERA

- FPGA Cyclone IV, chip EP4CE10.
- Flash serie estesa da 32 Mbit (M25P32), con memoria interna sufficiente per consentire all'utente di utilizzare il sistema uCOS-II.
- Estensione del chip SDRAM da 256 Mbit (MT48LC16), con memoria interna sufficiente per consentire all'utente di utilizzare il sistema SOPC (System-On-a-Programmable-Chip) o NIOS II.
- Modalità di configurazione JTAG (che combina download e debug).
- Più di 32 I/O utente estesi.

### Software e sistema operativo

- Quartus II/SOPC builder/NIOS II/Signal tap II.
- Windows 10 64 bit e Windows 11 64 bit, Professional.



## OBIETTIVI FORMATIVI

Con questa scheda è possibile eseguire esperimenti sui seguenti argomenti:

- Progettazione logica:
  - ◆ Mezzo sommatore/sommatore completo/sommatore a 8 bit/sommatore comune con riporto/sommatore vettoriale/sottrattore/comparatore di dati/selettore a otto vie/codificatore, decodificatore.
  - ◆ Contatore: contatore ascendente, contatore discendente, contatore parallelo.
  - ◆ Due macchine a stati finiti: macchina di MOORE, macchina di MEALY.
  - ◆ Tre registri a scorrimento: ingresso seriale/uscita parallela e ingresso parallelo/uscita seriale, ingresso seriale/uscita seriale, ingresso parallelo/uscita parallela.
  - ◆ Generatore di impulsi.
  - ◆ Esperimenti di progettazione della memoria: ROM.
- Progettazione autonoma:
  - ◆ Esperimento di controllo LED.
  - ◆ Esperimento di controllo del cicalino.
  - ◆ Esperimento con display statico a LED a 7 segmenti.
  - ◆ Esperimento di scansione dinamica LED a 7 segmenti.
  - ◆ Esperimento di distinzione dei tasti.
  - ◆ Esperimento EEPEOM.
  - ◆ Esperimenti con display a cristalli liquidi 1602.
  - ◆ Esperimenti con display a cristalli liquidi TFT 320\*240.
  - ◆ Esperimento con display VGA.
  - ◆ Esperimento di comunicazione RS232.
  - ◆ Esperimento con tastiera PS2.
  - ◆ Esperimento DS1302.
  - ◆ Esperimento con sensore di temperatura.
  - ◆ Esperimento con infrarossi.
  - ◆ Esperimento AD.
  - ◆ Esperimento DA.
  - ◆ IP core: esperimento IP core FIFO.
- Progettazione DSP:
  - ◆ Moltiplicatore vettoriale.
  - ◆ FFT.
- Progettazione integrata (SOPC):
  - ◆ Esperimento audio.
  - ◆ Esperimento con orologio digitale (RTC+ tastiera+ TFT LCD)
  - ◆ Esperimento con scheda SD.
  - ◆ Esperimento di comunicazione USB.
  - ◆ Esperimento di comunicazione di rete.
- Progettazione del sistema:
  - ◆ Esperimento con il sistema operativo uCOS II.
- Progettazione prototipale:
  - ◆ Progettazione ASIC convertitore USB-RS232.



## ACCESSORI

Il trainer viene fornito con i seguenti elementi:

- adattatore di alimentazione DC5V/2A,
- scheda SD,
- cavo USB tipo A-B,
- convertitore USB-RS232,
- debugger e downloader,
- cavi.

Completo di documentazione tecnica, manuale pratico e software.



## DL FPGA-XILINX

### CARATTERISTICHE TECNICHE

- **Scheda principale** con:
  - 1 x Potenziometro con segnale di tensione 0÷3,3V.
  - 8 LED.
  - 4 LED a 7 segmenti.
  - 1 x cicalino.
  - 8 interruttori a bit.
  - 1 tastiera 4x4.
  - 1 EEPROM serie IIC (24C04).
  - 1 interfaccia VGA a 16 bit.
  - 1 interfaccia a cristalli liquidi 1602, insieme a uno schermo 1602.
  - 1 interfaccia a cristalli liquidi colorati TFT 240x320, insieme a uno schermo TFT 240x320.
  - 1 interfaccia di comunicazione USB-RS232 integrata.
  - 1 interfaccia tastiera PS/2.
  - 1 interfaccia per scheda SD, insieme a scheda SD (4 GB).
  - 1 interfaccia orologio DS1302.
  - 1 interfaccia sensore di temperatura, insieme a sensore di temperatura (DS18B20).
  - 1 interfaccia di ricezione a infrarossi, insieme a telecomando a infrarossi.
  - 1 interfaccia AD.
  - 1 interfaccia DA.
  - 1 interfaccia per dispositivi USB.
  - 1 interfaccia Ethernet.
  - 1 interfaccia CODEC audio.
  - 8 simulazioni di guasto.

### Scheda core XILINX

- FPGA Spartan VI, chip XC6SLX9.
- Flash serie estesa da 32 Mbit (M25P32), con memoria interna sufficiente per consentire all'utente di utilizzare il sistema uCOS-II.
- Chip SDRAM da 256 Mbit esteso (MT48LC16), con memoria interna sufficiente per consentire all'utente di eseguire il sistema SOPC (System-On-a-Programmable-Chip) o NIOS II.
- Modalità di configurazione JTAG (che combina download e debug).
- Più di 32 I/O utente estesi.

### Software e sistema operativo

- ISE/EDK/SDK/ChipScope.
- Windows 10 64 bit e Windows 11 64 bit, Professional.



## OBIETTIVI FORMATIVI

Con questa scheda è possibile eseguire esperimenti sui seguenti argomenti:

- Progettazione logica:
  - ◆ Mezzo sommatore/sommatore completo/sommatore a 8 bit/sommatore comune con riporto/sommatore vettoriale/sottrattore/comparatore di dati/selettore a otto vie/codificatore, decodificatore.
  - ◆ Contatore: contatore ascendente, contatore discendente, contatore parallelo.
  - ◆ Due macchine a stati finiti: macchina di MOORE, macchina di MEALY.
  - ◆ Tre registri a scorrimento: ingresso seriale/uscita parallela e ingresso parallelo/uscita seriale, ingresso seriale/uscita seriale, ingresso parallelo/uscita parallela.
  - ◆ Generatore di impulsi.
  - ◆ Esperimenti di progettazione della memoria: ROM.
- Progettazione autonoma:
  - ◆ Esperimento di controllo LED.
  - ◆ Esperimento di controllo del cicalino.
  - ◆ Esperimento con display statico a LED a 7 segmenti.
  - ◆ Esperimento di scansione dinamica LED a 7 segmenti.
  - ◆ Esperimento di distinzione dei tasti.
  - ◆ Esperimento EEPEOM.
  - ◆ Esperimenti con display a cristalli liquidi 1602.
  - ◆ Esperimenti con display a cristalli liquidi TFT 320\*240.
  - ◆ Esperimento con display VGA.
  - ◆ Esperimento di comunicazione RS232.
  - ◆ Esperimento con tastiera PS2.
  - ◆ Esperimento DS1302.
  - ◆ Esperimento con sensore di temperatura.
  - ◆ Esperimento con infrarossi.
  - ◆ Esperimento AD.
  - ◆ Esperimento DA.
  - ◆ IP core: esperimento IP core FIFO.
- Progettazione DSP:
  - ◆ Moltiplicatore vettoriale.
  - ◆ FFT.
- Progettazione integrata (SOPC):
  - ◆ Esperimento audio.
  - ◆ Esperimento con orologio digitale (RTC + tastiera + LCD TFT)
  - ◆ Esperimento con scheda SD.
  - ◆ Esperimento di comunicazione USB.
  - ◆ Esperimento di comunicazione di rete.
- Progettazione del sistema:
  - ◆ Esperimento con sistema operativo uCOS II.
- Progettazione prototipale:
  - ◆ Progettazione ASIC convertitore USB-RS232.



## ACCESSORI

Il trainer viene fornito con i seguenti elementi:

- Adattatore di alimentazione DC5V/2A,
- Scheda SD,
- cavo USB tipo A-B,
- Convertitore USB-RS232,
- debugger e downloader,
- Cavi.

Completo di documentazione tecnica, manuale pratico e software.